

壹千九百九十九年九月九日

【特許請求の範囲】

【請求項1】 半導体基板と、前記半導体基板の上部に所定配列となるように設けられ入射光に応じた蓄積電荷を発生する光電変換部と、この光電変換部を分離する素子分離領域と、前記光電変換部で発生した過剰電荷をその外部へ排出する第1の不純物拡散層とを備えた固体撮像素子において、前記素子分離領域が、第2の不純物拡散層と前記第2の不純物拡散層の下に第3の不純物拡散層を有していることを特徴とする固体撮像素子。

【請求項2】 光電変換部が2次元状に配列されていると共に、第3の不純物拡散層が、前記光電変換部の直下領域を囲むように設けられていることを特徴とする請求項1記載の固体撮像素子。

【請求項3】 第3の不純物拡散層が、半導体基板内の表面からの所定深さ部分に略格子状に形成されていることを特徴とする請求項2記載の固体撮像素子。

【請求項4】 第2の不純物拡散層の不純物プロファイルにおいて最大ピーク濃度を示す位置が、光電変換部の最大ポテンシャルを示す位置と略同一深さ位置であることを特徴とする請求項1記載の固体撮像素子。

【請求項5】 第3の不純物拡散層が、第2の不純物拡散層と第1の不純物拡散層との略中間の深さ方向距離の位置に設けられていることを特徴とする請求項1記載の固体撮像素子。

【請求項6】 第3の不純物拡散層が、第2の不純物拡散層と同一パターンとなっていることを特徴とする請求項1記載の固体撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば電型オーバーフローレイン構造を有する固体撮像素子に関する。

【0002】

【従来の技術】従来技術を図8乃至図13を参照して説明する。図8は要部の断面図であり、図9は図8におけるA'-A'切斷線に沿った各不純物拡散層の深さ方向の不純物濃度分布図であり、図10は図8におけるB'-B'切斷線に沿った各不純物層の深さ方向の不純物濃度分布図であり、図11は図8におけるA'-A'切斷線及びB'-B'切斷線に沿った各不純物拡散層の深さ方向の電位プロファイルを示す図であり、図12は従来の問題回避法を説明するための図10に対応する不純物濃度分布図であり、図13は従来の問題回避法を説明するための図11に対応する電位プロファイルを示す図である。

【0003】図8乃至図13において、1は入射した光に応じて電荷を発生する光電変換部のフォトダイオード2が素子分離領域3を間に設けて、例えばマトリクス状（2次元状）に配列される固体撮像素子で、n型半導体基板4の深部に薄いp型ウェル5を設け、さらにn型半導体基板4の上部にn型不純物拡散層6と、このn

型不純物拡散層6の上面にp型不純物拡散層7をそれぞれマトリクス状に配列し、n型不純物拡散層6とp型不純物拡散層7の境界部分にPN接合を形成してなるフォトダイオード2を設けて構成されている。

【0004】そして、p型不純物拡散層7はCNDレベルに固定され、これにより結合の不安定な表面8がシールドされて暗電流の発生が抑制される。またn型半導体基板4には、電源に接続されることでp型ウェル5を反転させる逆バイアスが印加され、過剰入射光などによってフォトダイオード2の蓄積容量を越える過剰電荷が発生した場合には、この過剰電荷がn型半導体基板4に掃き出され、縦形オーバーフローレイン構造となる。

【0005】一方、素子分離領域3は、隣接するフォトダイオード2間のn型半導体基板4の表面8からp型ウェル5までには至らないや深い深部に、所定不純物濃度のp型の第1の素子分離不純物拡散層9が形成されている。

【0006】さらに、フォトダイオード2と素子分離領域3が形成されたn型半導体基板4の上には、絶縁層10を間に介するようにして素子分離領域3の上方に転送電極配線11、12が設けられており、またさらに絶縁層10上にフォトダイオード2部分に入射光を取り込む窓部13を開口した透光層14が形成されている。

【0007】また、フォトダイオード2と素子分離領域3での各不純物拡散層の深さ方向における不純物の濃度分布及び電位プロファイルは、図9、図10、図11に示す通りとなっていて、フォトダイオード2が形成された部分はA'-A'切斷線に沿うもので、濃度分布はC_a'、電位プロファイルはD_a'の各曲線で示しており、また素子分離領域3が形成された部分はB'-B'切斷線に沿うもので、濃度分布はC_b'、電位プロファイルはD_b'の各曲線で示してある。

【0008】そして、フォトダイオード2が形成された部分の不純物濃度は、濃度分布C_a'が示されている図9における左側のピーク部分7aがp型不純物拡散層7に、これに隣接するピーク部分6aがn型不純物拡散層6に、右側のピーク部分5aがp型ウェル5に対応したのものとなっている。一方、素子分離領域3が形成された部分の不純物濃度は、濃度分布C_b'が示されている図10における左側のピーク部分9bが第1の素子分離不純物拡散層9に、右側のピーク部分5aがp型ウェル5に対応したのものとなっている。

【0009】また、フォトダイオード2の形成部分における電位プロファイルD_a'のうち、表面8からの深さX₁'には、オーバーフローレインに当たるp型ウェル5の部分の電位P₁'が、n型半導体基板4に印加される逆バイアス電圧によって形成されている。p型ウェル5は、このような電位P₁'を有することから、この電位P₁'を越える電荷がフォトダイオード2に発生した場合には、過剰電荷としてn型半導体基板4に掃き出

すことができる。

【0010】このことから電位 P_1' となっている深さ X_1' の深さ方向の位置は電荷を蓄える境界となる。このためp型ウェル5が設けられる深さ方向位置が感光境界となるので、例えば、通常人間の視感度に近づけるために入射光のうちの長波長感度を得るよう、n型半導体基板4の表面8から3 μm 程度の深さとなる深部にp型ウェル5は形成される。

【0011】一方、素子分離領域3の第1の素子分離不純物拡散層9は、素子分離のためにn型半導体基板4の深部に形成する必要がある。しかし、第1の素子分離不純物拡散層9だけではp型ウェル5との間にn型半導体基板4のままの領域が生じてしまう。

【0012】このため、形成した第1の素子分離不純物拡散層9の不純物濃度が低い場合には、図11に示すように $B'-B'$ 切断線に沿う電位プロファイル $D_{B'}$ の表面8からの深さ X_2' に、これより深い位置の $A'-A'$ 切断線に沿う電位プロファイル D_A の深さ X_1' 、すなわちp型ウェル5部分での電位 P_1' よりも深い電位 P_2' が現れる。

【0013】深さ X_2' での電位 P_2' が、深さ X_1' での電位 P_1' よりも深い電位であるために、フォトダイオード2で過剰電荷が発生した場合には、過剰となった電荷は、n型半導体基板4に引き出される前に、深い電位 P_2' の部分を過ぎて隣接するフォトダイオード2に流入し、ブルーミング現象を引き起こしてしまう。こうした問題を防ぐためには、n型半導体基板4に印加する逆バイアス電圧を高め、電位プロファイル D_A の深さ X_1' での電位 P_1' を、電位プロファイル $D_{B'}$ の深さ X_2' での電位 P_2' よりも深いものとしなければならない。しかし、このようにして既述の回避を図った場合には、フォトダイオード2の最大蓄積電荷量が少なくなってしまうという新たな問題を生じることとなる。

【0014】上記のような問題を回避するためには、第1の素子分離不純物拡散層9の不純物濃度を高くすると良い。これにより素子分離領域が形成された部分の不純物の濃度分布が、図10の $B'-B'$ 切断線に沿う濃度分布 $C_{B'}$ に対応させて示す図12の濃度分布 $C_{B'}$ のようになり、また電位プロファイルが、図11の $B'-B'$ 切断線に沿う電位プロファイル $D_{B'}$ に対応させて示す図13の電位プロファイル $D_{B'}$ のようになる。なお、図13中のフォトダイオード形成部分の電位プロファイル D_A は、図11の $A'-A'$ 切断線に沿ったフォトダイオード2の形成部分のものと同じである。また、図12の濃度分布 $C_{B'}$ における左側のピーク部分9b'は、素子分離領域の第1の素子分離不純物拡散層に対応したものである。

【0015】このようにすると、電位プロファイル $D_{B'}$ の基板表面からの深さ X_2' での電位 P_2' は、電位プロファイル D_A の深さ X_1' の電位 P_1' よりも

も浅いものとなり、電位プロファイル D_A の電位 P_1' よりも深い電位は、電位プロファイル $D_{B'}$ の同じ基板表面からの深さ X_1' までの間には現れない。このため、ブルーミング現象を抑制するためのn型半導体基板4に印加する逆バイアス電圧を高くする必要がないので、フォトダイオード2の最大蓄積電荷量が少なくなってしまうという問題は回避できる。

【0016】しかしながら上記の従来技術においては、第1の素子分離不純物拡散層9の不純物濃度が低くなると、n型半導体基板4に印加する逆バイアス電圧に対し、表面8からの深さ X_1' での電位 P_1' が変動し難くなる。これにより、p型ウェル5の電位 P_1' を深くさせるためにはn型半導体基板4に高い逆バイアス電圧を印加しなければならなくなる。その結果、フォトダイオード2の内部に蓄積された電荷を一時的に全くn型半導体基板4に引き出す電子シャッターモードが機能しなくなってしまう。

【0017】このように、従来の技術では素子分離領域3による隣接するフォトダイオード2の素子分離が十分に行うことができないため、多くの電荷が発生した場合、n型半導体基板4に過剰電荷を引き出す前に隣接するフォトダイオード2に電荷が流入しブルーミング現象が発生したり、あるいはブルーミング現象を抑制するためにn型半導体基板4に印加する逆バイアス電圧を高くすると、フォトダイオード2の最大蓄積電荷量が少なくなってしまう。さらに、ブルーミング現象を抑制するために第1の素子分離不純物拡散層9の不純物濃度を高くした場合には、フォトダイオード2に蓄積された全ての電荷をn型半導体基板4に引き出すために、高い逆バイアス電圧を印加しなくてはならなくなり、電子シャッターモードが機能しなくなる。

【0018】

【発明が解決しようとする課題】上記のような状況に鑑みて本発明はなされたもので、その目的とするところは隣接する光電変換部の素子分離領域による確定的分離と、光電変換部に蓄積された全ての電荷を逆バイアス電圧を高くすることなく半導体基板に引き出すことができるようにした固体撮像素子を提供することにある。

【0019】

【課題を解決するための手段】本発明の固体撮像素子は、半導体基板と、半導体基板の上部に所定配列となるように設けられ入射光に応じた蓄積電荷を発生する光電変換部と、この光電変換部を分離する素子分離領域と、光電変換部で発生した過剰電荷をその外部へ排出する第1の不純物拡散層とを備えた固体撮像素子において、素子分離領域が、第2の不純物拡散層と第2の不純物拡散層の下に第3の不純物拡散層を備えていることを特徴とするものであり、さらに、光電変換部が2次元状に配列されていると共に、第3の不純物拡散層が、光電変換部の直下領域を囲むように設けられていることを特徴とす

るものであり、さらに、第3の不純物拡散層が、半導体基板内の表面からの所定深さ部分に略格子状に形成されていることを特徴とするものであり、さらに、第2の不純物拡散層の不純物プロファイルにおいて最大ピーク濃度を示す位置が、光電変換部の最大ポテンシャルを示す位置と略同一深さ位置であることを特徴とするものであり、さらに、第3の不純物拡散層が、第2の不純物拡散層と第1の不純物拡散層との略中間の深さ方向距離の位置に設けられていることを特徴とするものであり、さらに、第3の不純物拡散層が、第2の不純物拡散層と同一パターンとなっていることを特徴とするものである。

【0020】

【発明の実施の形態】以下本発明の一実施形態を、図1乃至図7参照して説明する。図1は要部の断面図であり、図2は図1におけるA-A切断線に沿った各不純物拡散層の深さ方向の不純物濃度分布図であり、図3は図1におけるB-B切断線に沿った各不純物拡散層の深さ方向の不純物濃度分布図であり、図4は図1におけるA-A切断線及びB-B切断線に沿った各不純物拡散層の深さ方向の電位プロファイルを示す図であり、図5は第1の素子分離不純物拡散層及び第2の素子分離不純物拡散層の形成過程を説明するために示す断面図であり、図6は第1の素子分離不純物拡散層及び第2の素子分離不純物拡散層のパターンを示す平面図であり、図7は変形例における第1の素子分離不純物拡散層及び第2の素子分離不純物拡散層のパターンを示す平面図である。

【0021】図1乃至図7において、21は入射した光に応じて電荷を発生する光電変換部のフォトダイオード22が素子分離領域23を間に設けて、例えばマトリクス状（2次元状）に配列されている固体撮像素子で、n型半導体基板24の深部、例えば感光層を対し感度が得られるように、基板表面26から3 μ m程度の深さに薄層のp型ウェル27を設け、さらにn型半導体基板24の上部にn型不純物拡散層28と、このn型不純物拡散層28の上面にp型不純物拡散層29をそれぞれマトリクス状に配列し、n型不純物拡散層28とp型不純物拡散層29の境界部分にPN接合を形成してなるフォトダイオード22を設けて構成されている。

【0022】また、素子分離領域23には、隣接するフォトダイオード22間のn型半導体基板24の上部に、p型の第1の素子分離不純物拡散層30が設けられている。そして、このp型の第1の素子分離不純物拡散層30の最大濃度位置は基板表面26からp型ウェル27までに至らない、フォトダイオード22の最大ポテンシャル P_4 の位置の深さ X_{ab} と略同じとなる所定深さ X_{3b} にあり、縦横方向にそれぞれ所定ピッチで離間配置され、図6に示す所定パターンをなすように形成されている。

【0023】さらに素子分離領域23には、n型半導体

基板24内のp型ウェル27と第1の素子分離不純物拡散層30との間の中間部分、例えば略1/2の位置の深さ X_{2b} に最大濃度があるp型の第2の素子分離不純物拡散層31が、p型の第1の素子分離不純物拡散層30と同一パターンをなすように形成されている。

【0024】なお、p型の第2の素子分離不純物拡散層31を設けるn型半導体基板24内の深さ方向の位置は、p型の第2の素子分離不純物拡散層31の不純物のドーザ量等により、p型ウェル27とp型の第1の素子分離不純物拡散層30の間にあればよい。

【0025】そして、p型不純物層29はGNDレベルに固定され、これにより結合の不安定な基板表面26がシールドされて暗電流の発生が抑制される。またn型半導体基板24には、電源に接続されることでp型ウェル27を反転させる逆バイアスが印加され、逆光入射光などによってフォトダイオード22の漏れ電流を抑える逆光電荷が発生した場合には、この逆光電荷がn型半導体基板24に描き出される縦形オーバーフロードレイン構造を形成している。

【0026】さらに、フォトダイオード22と素子分離領域23が形成されたn型半導体基板24の上には、絶縁層32を間に介するようにして素子分離領域23の上方に転送電極配線33、34が設けられており、またさらに絶縁層32上にフォトダイオード22部分に入射光を取り込む窓部35を開口した遮光層36が形成されている。

【0027】また、このように構成したもので、フォトダイオード22と素子分離領域23及び各不純物拡散層の深さ方向における不純物の濃度分布及び電位プロファイルは、図2、図3、図4に示す通りとなっていて、フォトダイオード22が形成された部分はA-A切断線に沿うもので、濃度分布は C_a 、電位プロファイルは D_a の各曲線で示されており、また素子分離領域23が形成された部分はB-B切断線に沿うもので、濃度分布は C_b 、電位プロファイルは D_b の各曲線で示されている。

【0028】そして、フォトダイオード22が形成された部分の不純物濃度は、濃度分布 C_a が示されている図2における左側のピーク部分29aがp型不純物拡散層29に、これに隣接するピーク部分28aがn型不純物拡散層28、右側のピーク部分27aがp型ウェル27に対応したものとなっている。一方、素子分離領域23が形成された部分の不純物濃度は、濃度分布 C_b が示されている図3における左側のピーク部分30bがp型の第1の素子分離不純物拡散層30に、これに隣接するピーク部分31bがp型の第2の素子分離不純物拡散層31に、右側のピーク部分27aがp型ウェル27に対応したものとなっている。

【0029】また、フォトダイオード22の形成部分における電位プロファイル D_a のうち、基板表面26からの深さ X_1 には、オーバーフロードレインに当たるp型

ウェル 27 の部分の電位 P_1 が、 n 型半導体基板 24 に印加される逆バイアス電圧によって形成されている。一方、素子分離領域 23 では、 p 型の第 1 の素子分離不純物拡散層 30 と p 型ウェル 27 の間に、所定濃度の p 型の第 2 の素子分離不純物拡散層 31 を設けているので、図 4 に示す B-B 切断線に沿う電位プロファイル D_B の基板表面 26 からの深さ X_2 および X_3 に、これより深い位置の A-A 切断線に沿う電位プロファイル D_A の深さ X_1 の電位 P_1 よりも浅い電位 P_2 および P_3 が現れる。この結果、フォトダイオード 22 に電位 P_1 を超える電荷が発生した場合には、過剰となった電荷は、電位 P_1 を超えて n 型半導体基板 24 に排き出されることになる。

【0030】そして、上記のような構成となっているので、フォトダイオード 22 の最大蓄積電荷量を少なくすることなく、過剰電荷が n 型半導体基板 24 に排き出される前に、深さ X_1 より浅い位置から隣接するフォトダイオード 22 に電荷が混入して発生するブルミング現象を抑制することができる。さらに、 p 型の第 1 の素子分離不純物拡散層 30 の不純物濃度を増す必要がないため、 p 型ウェル 27 の電位 P_1 を深くさせるために n 型半導体基板 24 に印加する逆バイアス電圧も浅いものとしなくてよくなる。そして、フォトダイオード 22 の内部に蓄積された電荷を一時的に全て n 型半導体基板 24 に排き出す電子シャッターモードも正常に機能させることができることになる。

【0031】また、上記のように素子分離領域 23 における p 型ウェル 27 上方の n 型半導体基板 24 内に、 p 型の第 1 の素子分離不純物拡散層 30 と p 型の第 2 の素子分離不純物拡散層 31 を形成するには、真知のフォトエッチング技術と高加速イオン打ち込み技術が用いられる。すなわち、 p 型ウェル 27 が形成された n 型半導体基板 24 上面に p 型用酸化膜 37 を形成した後、その上面にフォトリソ膜 38 を堆積させる。次に、堆積されたフォトリソ膜 38 を、写真蝕刻法を用いたパターンニングによりエッチングし、図 5 に示すように p 型の第 1、第 2 の素子分離不純物拡散層 30、31 の形成位置に打ち込み開口 39 を有する所定のレジスト膜パターン 40 を形成する。

【0032】続いて、高い加速電圧でのホウ素 (B) イオンの打ち込みを、レジスト膜パターン 40 の打ち込み開口 39 を介して n 型半導体基板 24 の p 型の第 2 の素子分離不純物拡散層 31 の形成位置に、所定深さまで行う。またイオン打ち込み条件を変えた別工程で、同じレジスト膜パターン 40 により、 p 型の第 1 の素子分離不純物拡散層 30 の形成位置に所定深さまでホウ素イオンの打ち込みを行う。

【0033】その後、レジスト膜パターン 40 を除去してからアニールを兼ねた熱処理を行い不純物の拡散を行い、 n 型半導体基板 24 内に、 p 型の第 1 の素子分離不

純物拡散層 30 と p 型の第 2 の素子分離不純物拡散層 31 を形成する。その後は周知の製造工程を経て、図 1 に示す固体撮像素子 21 を形成する。 p 型の第 1 の素子分離不純物拡散層 30 と p 型の第 2 の素子分離不純物拡散層 31 の形成順序については、上記とは逆であってもよい。

【0034】以上のような高加速イオン打ち込み工程を経て製造することで、 p 型の第 1 の素子分離不純物拡散層 30 と p 型の第 2 の素子分離不純物拡散層 31 の形成が、 n 型半導体基板 24 内の所要とする適正位置に行えることになり、上記の効果をも有する固体撮像素子 21 を得ることができる。

【0035】なお、上記の実施形態においては、 p 型の第 1 の素子分離不純物拡散層 30 及び p 型の第 2 の素子分離不純物拡散層 31 のパターンを同一のものとしているが、図 7 に示す変形形態のように、 p 型の第 1 の素子分離不純物拡散層 30 に対し、この p 型の第 1 の素子分離不純物拡散層 30 のパターンを含む格子状に形成されたパターンを p 型の第 2 の素子分離不純物拡散層 31 を設けるようにしてもよい。このように p 型の第 2 の素子分離不純物拡散層 31 を、フォトダイオード 22 の直下領域を囲む格子状のパターンを有するものとすることで、上記効果の他に垂直転送路下部をはさんだ隣り合うフォトダイオード 22 からの電荷が混入して生じるブルミングを防止することができる。

【0036】なおまた、上記の実施形態においてはフォトダイオード 22 の配置を二次元状 (マトリクス状) としたが、一次元状としても同様の効果を得ることができる。

【0037】

【発明の効果】以上の説明から明らかなように、本発明によれば、素子分離領域によって隣接する光電変換部の確実な分離を行うことができ、また光電変換部に蓄積された全ての電荷を、逆バイアス電圧を高くせずに半導体基板に排き出すことができる等の効果を奏する。

【図面の簡単な説明】

【図 1】本発明の一実施形態を示す要部の断面図である。

【図 2】図 1 における A-A 切断線に沿った各不純物拡散層の深さ方向の不純物濃度分布図である。

【図 3】図 1 における B-B 切断線に沿った各不純物拡散層の深さ方向の不純物濃度分布図である。

【図 4】図 1 における A-A 切断線及び B-B 切断線に沿った各不純物拡散層の深さ方向の電位プロファイルを示す図である。

【図 5】本発明の一実施形態における第 1 の素子分離不純物拡散層及び第 2 の素子分離不純物拡散層の形成過程を説明するために示す断面図である。

【図 6】本発明の一実施形態における第 1 の素子分離不純物拡散層及び第 2 の素子分離不純物拡散層のパターン

を示す平面図である。

【図7】本発明の一実施形態の変形形態における第1の素子分離不純物拡散層及び第2の素子分離不純物拡散層のパターンを示す平面図である。

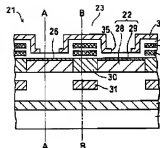
【図8】従来技術を示す要部の断面図である。

【図9】図8におけるA'—A'切断線に沿った各不純物拡散層の深さ方向の不純物濃度分布図である。

【図10】図8におけるB'—B'切断線に沿った各不純物拡散層の深さ方向の不純物濃度分布図である。

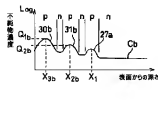
【図11】図8におけるA'—A'切断線及びB'—B'切断線に沿った各不純物拡散層の深さ方向の電位プロファイルを示す図である。

【図1】



- 22…フォトダイオード 23…素子分離領域
24…n型半導体基板 27…p型ウェル
28…n型不純物拡散層 30…p型の第1の素子分離不純物拡散層
31…p型の第2の素子分離不純物拡散層

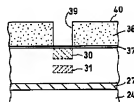
【図3】



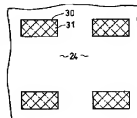
【図2】



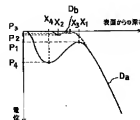
【図5】



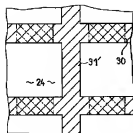
【図6】



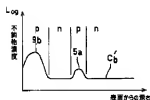
【図4】



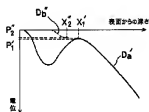
【図7】



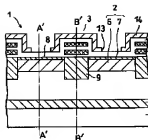
【図10】



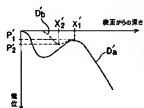
【図13】



【図8】



【図11】



【図9】



【図12】



フロントページの続き

Fターム(参考) 4H118 AA05 AA10 AB01 BA10 CA04
CA18 DA31 DA32 EA01 EA16
FA06 FA08 FA13 FA26
GC024 BX00 CX12 CX54 GX03 GZ03